

SRV-2000

SERVICE NOTES

First Edition

SPECIFICATIONS

Input Level	: +4dBm -20dBm	HF Damp Control	: x 0.05 to x 1.00
Input Impedance	: 56KΩ	Gate Time	: 10 to 450ms
Output Level	: +4dBm (max. +18dBm) -20dBm (max. -5dBm)	Reverb Selection	: Plate A, B (2 stages) Hall 15 to 37 (5 stages) Room 0.3 to 37 (8 stages)
Output Impedance	: 100Ω (+4dBm) 650Ω (-20dBm)	Equalizer	
AD-DA Conversion	: 16 bit linear	Low	: Band width 40Hz to 1kHz Boost/Cut +12dB to -24dB Q 0.2 to 9
Frequency	: 10Hz to 50kHz +0 dB (Direct) -1 dB (Reverb)	Middle	: Band width 250Hz to 9.99kHz Boost/Cut +12dB to -24dB Q 0.2 to 9
Response	: 30Hz to 10kHz +1 dB (Direct) -2.5dB (Reverb)	High	: Band width 800Hz to 9.99kHz Boost/Cut +12dB to -24dB Q 0.2 to 9
S/N Ratio (IHF A) at Rated Input/Output	: 95dB (Direct) 80dB (Reverb)	Power Consumption	: 37W
Dynamic Range	: 105dB (Direct) 90dB (Reverb)	Dimensions	: 482(W) x 47(H) x 362(D)mm/ 19" x 1 7/8" x 14 1/4" 19" Rack Mount (EIA-1U)
Total Harmonic Distortion (1kHz at Rated Input/Output)	: Less than 0.01% (Direct) Less than 0.03% (Reverb)	Weight	: 5.2kg/11lb. 8 oz
Pre-Delay Time	: Reverb Mode: 0 to 160ms Non-linear Mode: 0 to 120ms	Accessories	: Connection Cord x 2
Reverb Time	: Reverb Mode: 0.1 to 99s Non-linear Mode: -0.9 to 99s		

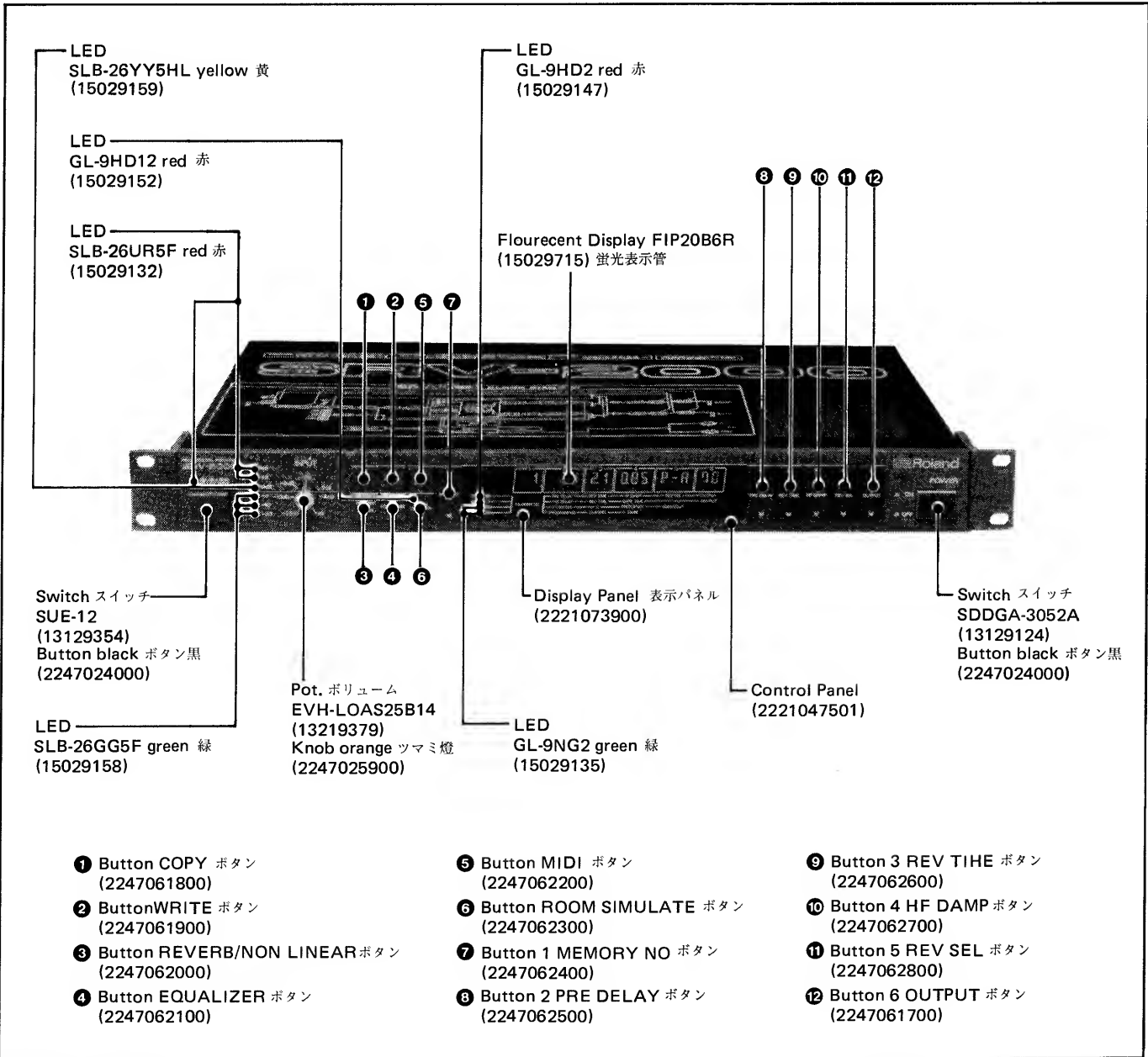
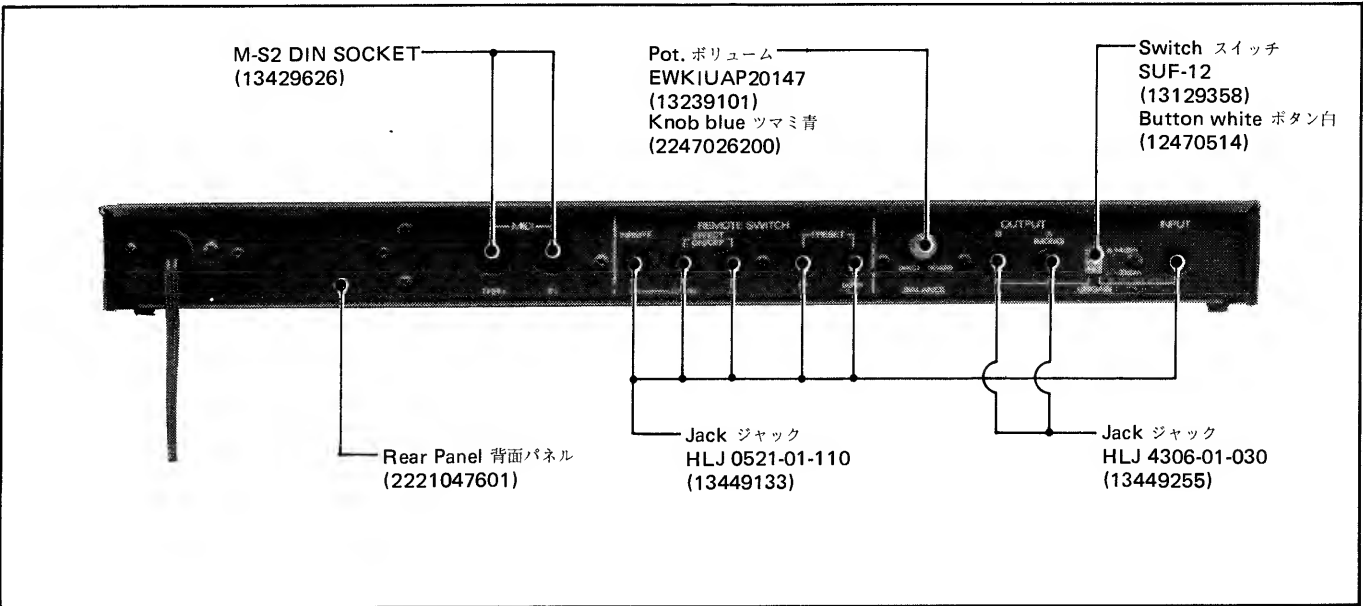


TABLE OF CONTENTS

目次

Page

EXPLODED VIEW

分解図

2

PARTS LIST

パーツ・リスト

3

CHANGE INFORMATION

変更案内

4

CIRCUIT DESCRIPTION

回路解説

5

CHECKING AND ADJUSTMENT

点検及び調整

9

BLOCK DIAGRAM

ブロック図

11

SWITCH BOARD

スイッチ・ボード

12

DIGITAL MAIN BOARD

デジタル・メイン・ボード

14

ANALOG BOARD

アナログ・ボード

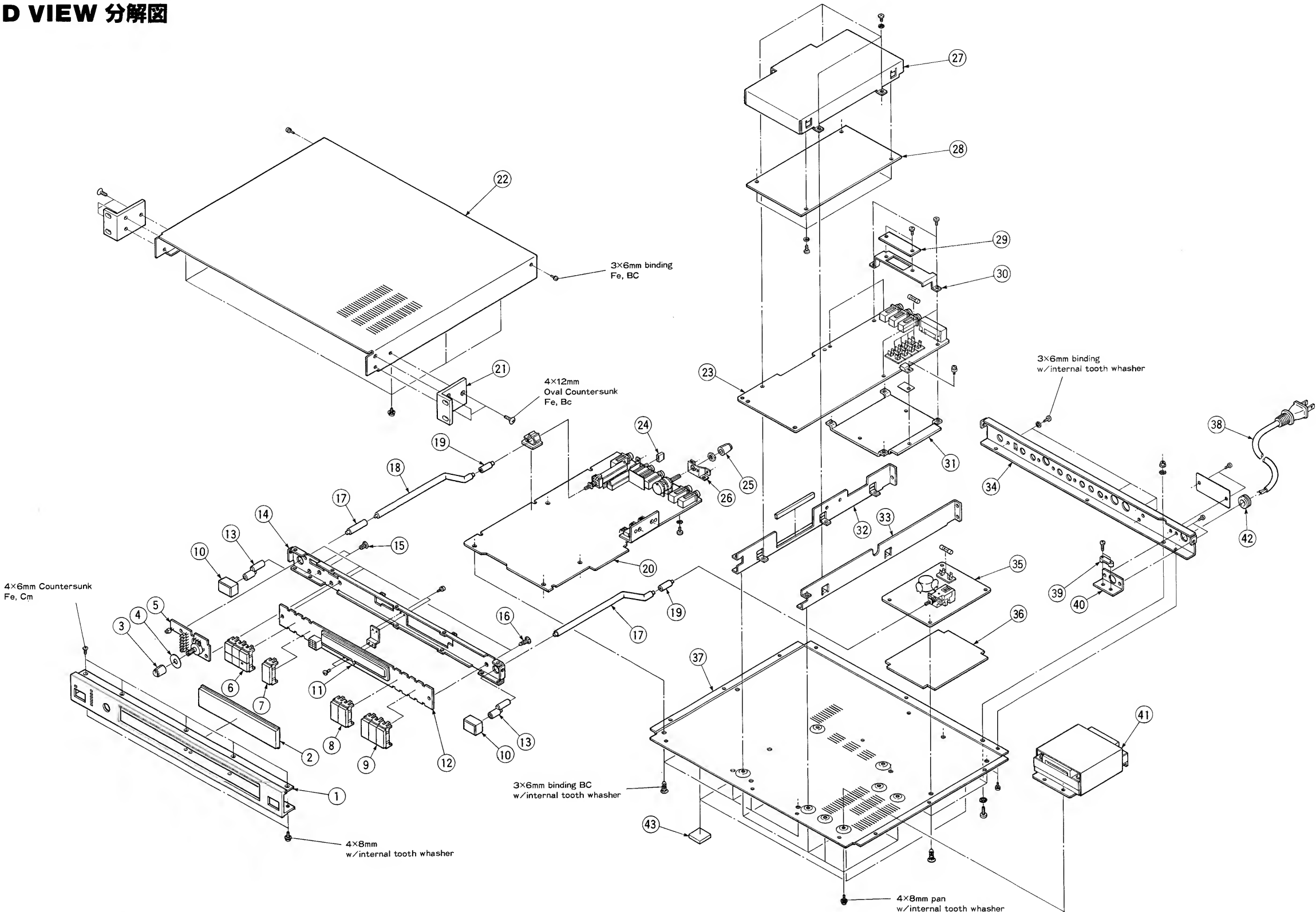
16

GATE ARRAY BOARD

ゲート・アレイ・ボード

18

EXPLODED VIEW 分解図



分解図部品一覧

1	Control Panel	コントロール・パネル	(221047501)	17	Joint C	ジョイントC	(2215040600)	32	Stay L	ステーL	(2214010600)
2	Display Panel	表示パネル	(2221073900)	18	Connection Rod	連結棒	(2214020700)	33	Stay R	ステーR	(2214010500)
3	Knob 10mm dia. orange	ツマミ10φ橙	(2247025900)	19	Joint B	ジョイントB	(2215040200)	34	Rear Panel	背面パネル	(2221047601)
4	Mask	マスク	(2224010400)	20	Analog Board	アナログ・ボード	(7412611000)	35	Power Supply Board	電源ボード	(7412606000)
5	Volume Board	ボリューム基板	(7412613002)	21	Rack Angle	ラック・アングル	(2212050900)	36	Spacer	スペーサ	(2216032200)
6	Button Assembly	ボタン組立品	(2247093100)	22	Top Cover	上面カバー	(2202027200)	37	Bottom Cover	底面カバー	(2202027301)
7	Button Assembly	ボタン組立品	(2247091300)	23	Digital Main Board	デジタル・メイン・ボード	(7412608000)	38	AC cord	ACコード	(13439801Y0)
8	Button Assembly	ボタン組立品	(2247091700)	24	Button white	ボタン白	(12470514)				(13439836D0)
9	Button Assembly	ボタン組立品	(2247093000)	25	Knob 10mm dia. blue	ツマミ10φ青	(2247026200)				(13439837D0)
10	Button black	ボタン黒	(2247024000)	26	VR Holder	ボリューム・ホルダ	(2219072800)				(13439807H0)
11	Fluorescent Display FIP20B6R	蛍光表示管	(15029715)	27	Shield Chasis	シールド・シャーシ	(2281049600)				(13439808D0)
12	Switch Board	スイッチ基板	(7412612006)	28	Gate Array Board	ゲート・アレイ・ボード	(7412610005)	39	Line Cord Strain Relief 1702B	ACコード固定具	(12369410)
13	Joint A	ジョイントA	(2215040500)					40	Holder	ホルダ	(2219078401)
14	Front Chassis	前面シャーシ	(2281049501)					41	Transformer	トランス	(22450421N0)
15	Locking Card Spacer	ロッキング・カード・スペーサ	(12199559)	29	Battery Board	電池ボード	(2292025400)				(22450420D0)
16	Locking Card Spacer black	ロッキング・カード・スペーサ黒	(12199557)	30	PCB Holder	PCBホルダ	(2219082000)	42	Cord Bushing	コード・ブッシュ	(12369510)
				31	Heatsink	ヒートシンク	(2246013200)	43	Rubber foot	ゴム足	

PARTS LIST パーツ・リスト

CASING			
2202027200	Top Cover		
2202027301	Bottom Cover		
2212050900	Rack Mount Angle		
2219076500	Holder	Switch board	
2221047501	Control Panel		
2221047601	Rear Panel		
2221073900	Display Panel		
2281049501	Front Chassis		
2281049600	Shield Chassis		
2219077800	VR Holder #219-778	BALANCE	
2246013100	Heatsink #131	Analog board	
2246013200	Heatsink #132	Digital Main board	
15029715	FIP20B6R	Fluorescent Display	
2226036300	Cushion #363	FIP Display	
2214010600	Stay L	Analog board	
2214010500	Stay R	Power Transformer	
2219075700	Holder #757	L-shaped	Analog, Digital board
2219078401	Holder	AC cord	
2219076600	LED Holder #766	Mode Indicator	lower
2219076700	LED Holder #767	Mode Indicator	upper
2235031300	Base #313	Foot (square mat)	

KNOB, BUTTON			
2247026200	Knob	blu	BALANCE
2247025900	Knob	orn	INPUT ATT
2247024000	Button	blk	BYPASS, POWER
12470514	Button	wht	UNIGAIN
2247061800	Button		COPY
2247061900	Burron		WRITE
2247062000	Button		REVERB/NON LINEAR
2247062100	Button		EQUALIZER
2247062200	Button		MIDI
2247062300	Button		ROOM SIMULATE
2247062400	Button 1		MEMORY NO.
2247062500	Button 2		PRE DELAY
2247062600	Button 3		REV TIME
2247062700	Button 4		HF DAMP
2247062800	Button 5		REV SEL
2247061700	Button 6		OUTPUT

SWITCH			
13129124	SDDGA-3052A		POWER
13129358	SUF-12		UNIGAIN
13129354	SUE-12		BYPASS
13169621	SKEFAF 009A	Switch board	
12439212	LR2A05-B	Relay	MUTE

SOCKET			
13429626	M-S2	DIN	MIDI
13449255	HLJ-4306-01-030	Jack	OUTPUT A, B
13449133	HLJ-0521-01-110	Jack	rear

TRANSFORMER	
22450421N0	100/117V
22450420D0	220/240V

COIL			
12449251	LC-15	DC/DC Converter	
12449229	FKOB160MH15	Choke Coil	Power supply board

PCB			
7412608000	Digital Main Board	(PCB 2292017702)	
7412611000	Analog Board	(PCB 2292017202)	
7412612000	Switch Board	(PCB 2292017500)	
7412613000	Volume Board	(PCB 2292017301)	
7412606000	Power Supply Board	(PCB 2292017400)	
	FUSES, FUSE LABELS	excluded	
	SPECIFY MODEL AND LINE VOLTAGE		
	WHEN ORDERING FOR COMPLETE ASSY.		

2292025400	Battery board	(PCB 7412614000)
7412610005	Gate Array Board	(PCB 2292017601)

POTENTIOMETER			
13219379	EVH-LOAS25B14		INPUT ATT
13299121	H1501A005-470B	trimmer	-15V supply
13299113	H1051A011-4R7KB	trimmer	+15V level
13299102	EVT-R4SA00B15	trimmer	level meter
13239101	EWKIUAP20147		BALANCE

IC			
Digital IC			
15169515	TC74HC00P	Quad 2-input NAND gate	(74HC only)
15169514	TC74HC04P	HEX inverters	(74HC only)
15169117H0	HD7407P	HEX O.C. buffers (LED Driver)	(7407 only)
1516933940	HD74LS32P	Quad 2-input OR gate	
1516932240	HD74LS174P	Dual D-flip flop	
15169517	74F04	HEX inverters	(F type only)
15169518	74F32	Quad 2-input NOR gate	(F type only)
15169519	74F74	Dual D-flip flop	(F type only)
15169521	74F139	Dual 2-line to 4. line decoders	(F type only)
15179210	HD63B03XP	CPU	(63B03X only)
15179211	HD63B50P	ACIA	(63B50 only)
15179201	μPD7537C014	CPU (FIP driver)	(this type only)

15179690	MBM27128-20	128K P-ROM (program A)	Digital board
15179711	MBM27128-20	128K P-ROM (program B)	Digital board
or	The 256K-bit ROM below contains both programs A and B and can be a single substitution for a set of the above two 128K-bit ROMs. See "CHANGE INFORMATION" for detail.		
15179727	MBM27C256-20-727	256K C-MOS P-ROM	(program A & B)

15179687	MB7116E	2K P-ROM C	Gate Array board
15179691	MB7124E	4K P-ROM A	Gate Array board
15179712	MB7124EM-G-712	4K P-ROM B	Gate Array board

15179346	MB8149-45	4K N-MOS	Gate Array baord
or			
15179356	HM6148HP-45	4K S-RAM	access time less than 45ns

15179347	MB8416A-12LP-SK-G	16K S-RAM	access time less than 150ns SK type only Digital board
15179352	TC-5517APL-2	16K S-RAM	access time less than 200ns low power type Digital board

15179345	M5M4416-12	16K D-RAM selected	
15229712	PC900	Photo coupler	
15229831	MB61VH114	Gate array	
15229832	MB60VH127	Gate array	
15229833	MB60VH128	Gate array	

Analog IC			
15159513	HI201-5	Quad analog switch	
15189102	NJM4558DD	OP amp	
15189514	M5218P	OP amp	
15189168X0	NE5532P	OP amp	
15189111J1	NJM311D	Comparators	
15199109N0	μA78L05	Three terminal voltage regulator	
15199106P0	μA7805	Three terminal voltage regulator	
15219116	IR2E02	LED LEVEL METER driver	
15219154	PCM53JP-I	D/A converter	
2244025800	AFL89WB10250C5	Low pass filter (HI-brid IC)	
or			
2244025700	AFL89WB10250C8	Low pass filter (HI-brid IC)	
		See CHANGE INFORMATION	

TRANSISTOR			
15119108	2SA798-G		
15119113	2SA1015-GR		
15119125	2SA1115-28-F		
15119701	2SA968-Y		
15119806	2SB596-0		
15129107	2SC945Q		
15129114	2SC1815-GR		
15129130	2SC1583-F		
15129137	2SC2603-28-F		
15129303	2SD1207S		
15129704	2SC2238-Y or GR		
15139106	2SK117-GR	FET	
15139119	2SK389-GR	FET	

DIODE			
15019124	1S188FM1-UB4		
15019125	1S133		
15019126	1S133T		
15019143	1S8116		
15019149	1S8115		
15019209	S5500G		
15019216	GM3Z		
15019236	W-02	Rectifier bridge	
15019270	10DF1		
15019405	MTZ5.6B	Zener	
15019410	MTZ9.1C	Zener	
15019411	MTZ15C	Zener	
15019652	RD5.6E	Zener	
15019586	RD33EB4	Zener	
15029135	GL-9NG2	LED grn	
15029147	GL-9HD2	LED red	
15029152	GL-9HD12	LED red	
15029132	SLB-26UR5F	LED red	
15029158	SLB-26GG5F	LED grn	
15029159	SLB-26YYHL	LED yel	

RESISTOR			
13719905	FTR-25S HIFI 5%	1/4W 220	
13719907	FIR-25S HIFI 5%	1/4W 4.7K	
13719903	FTR-25S HIFI 5%	1/4W 10K	
13719904	FTR-25S HIFI 5%	1/4W 15K	
13719908	FTR-25S HIFI 5%	1/4W 27K	

CAPACITOR			
13589318	ECQ-PIH682JZ	6800pF (Sample & hold)	Analog board
13529104	DE7150F472MVA1		Power supply board
13619951	204M1602-106MB	10μF 16V	
13639664	ECEA63T4R7B125	4.7μF 63V	
13639292	ECEA10T101-125	100μF 10V	
13629141	PHILIPS 1225109	10μF 16V	

OSCILLATOR			
12389738	CSB400P	Resonator	Switch board
12389803	HC-18/U 8MHz	X'tal	Digital Main board
12389808	HC-18/U 62MHz	X'tal	Gate Array board

FUSE			
12559356	SGC-1A		100/117V
12559358	SGC-3A		100/117V
12559509	CEE T315mA		220/240V
12559510	CEE T400mA		220/240V
12559514	CEE T2.0A		220/240V

CONNECTOR			
2341049900	Wiring Assy 9P 2.5mm pitch 80mm	CN6 (Analog - Digital board)	
2341050000	Wiring Assy 7P 2.5mm pitch 80mm	CN7 (Analog - Digital board)	
2341051500	Wiring Assy 7P 2mm pitch 90mm	CN5 (Gate Array - Analog board)	
2341051600	Wiring Assy 8P 2mm pitch 90mm	CN4 (Gate Array - Analog board)	
2341051700	Wiring Assy 10P 2mm pitch 90mm	CN3 (Gate Array - Analog board)	
2341051800	Wiring Assy 10P 2mm pitch 130mm	CN8 (Gate Array - Digital board)	
2341052900	Wiring Assy 5P 2.5mm pitch 90mm	CN10 (Switch - Digital board)	
2341053001	Wiring Assy 6P 2.5mm pitch 160mm	CN9 (Switch - Digital board)	
2341053100	Wiring Assy 7P 2.5mm pitch 135mm	CN12 (Switch - Digital board)	
2341053300	Wiring Assy 9P 2.5mm pitch 70mm	CN11 (Switch - Digital board)	
2341052800	Wiring Assy 3P 2.5mm pitch 60mm	CN2 (Volume - Analog board)	
2341053200	Wiring Assy 8P 2.5mm pitch 90mm	CN1 (Volume - Analog board)	
13439121	Housing 5045-05A 5P	CN10 (Digital board)	
13439122	Housing 5045-06A 6P	CN9 (Digital board)	
13439123	Housing 5045-07A 7P	CN12 (Digital), CN7 (Analog)	
13439125	Housing 5045-09A 9P	CN11 (Digital), CN6 (Analog)	
13439119	Housing 5045-03A 3P	CN2 (Analog board)	
13439124	Housing 5045-08A 8P	CN1 (Analog board)	
13439296	Plug Wafer IL-S-7P-S2T2-EF	CN5 (Gate Array board)	
13439297	Plug Wafer IL-S-8P-S2T2-EF	CN4 (Gate Array board)	
13439298	Plug Wafer IL-S-10P-S2T2-EF	CN3, CN8 (Gate Array board)	

MISCELLANEOUS			
2214020700	Connection Rod		POWER, BYPASS
2215040200	Sleeve #402		rod
2215040500	Sleeve #405		button
2215040600	Sleeve #406		sleeve #405, rod
12569111	CR-1/3N 3V	Lithium Battery	
12199557	KGLS-8R	Locking Card Spacer	(blk)
12199559	KGPS-8R	Locking Card Spacer	(wht)
12369510	BU-2	Cord Bushing	
2224010400	Switch Mask		INPUT ATT
12199552	UF0005-02	Fuse Holder	
13429531	DICF-T28AS-E	IC Socket 28P	
12399501	BL02RN2-R62	EMI Filter	Gate Array board
13529105	DSS-310	EMI Filter	
13529120	BNP002	EMI Filter	
2219082000	PCB Holder		Battery board
2216032200	Spacer		Power Supply board
2225023400	Shield Sheet	L-shaped	OUTPUT jack
2219075800	HOLDER		DIN socket

CHANGE INFORMATION

LOW PASS FILTER Analog Board

Two kinds of ICs have been employed for LPFs but the later one superseded the former for providing better quality reverb as shown below.

EFF SN	LPF 1	LPF 2, LPF 3	ASSOCIATED CHANGE
	AFL89WB10250 C5		
563400	AFL89WB10250 C8	AFL89WB10250 C5	R47 : 3.3k to 4.7k R48 : 68k to 100k
576700	AFL89WB10250 C8		

NOTES

LPF 2 and LPF 3 must be of the same version for better reverb sound balance.
Replacing LPF 1 of 250C5 version with 250C8 requires the value change of R47 and R48.

TRANSISTORS Analog Board

Q55: 2SA1115F to 2SA1015Y
Q57: 2SC2603F to 2SC1815Y

This change also contributes to have a high quality reverberation.

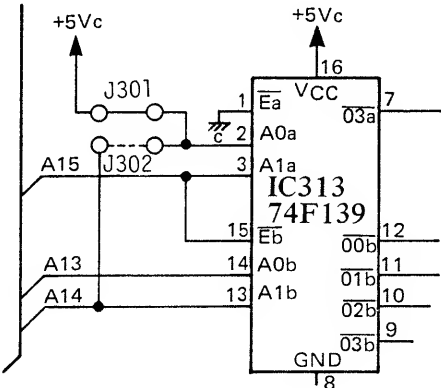
RAMs Gate Array Board

IC503 – IC506
MB8149-45 N-MOS to compatible C-MOS HM6148HP-45
To reduce heat generation.

ROM Digital Board

IC307 (early products only) and IC308
Besides program updates, ROM chips are changed. Use of the latest ROM is recommended for not only to have less heat dissipation but also to have an improved program.

Compatible except for software update.

EFF SN	IC307	IC308	NOTE									
	MBM27128-20 (15179690)	MB27128-20 (15179711)	128k bit each									
599400		MBM27256-20 (15179725)	256k bit N-MOS One 256k-bit ROM makes IC307 mounting hole obsolete; while art work is kept unchanged. Compatibility is achieved by reconnecting IC313 pin 2 (Jumper J301 or J302).									
		<table border="1"><thead><tr><th>PROM \ Jumper</th><th>J301</th><th>J302</th></tr></thead><tbody><tr><td>27128 x 2</td><td>OPEN</td><td>SHORT</td></tr><tr><td>27256 x 1</td><td>SHORT</td><td>OPEN</td></tr></tbody></table>	PROM \ Jumper	J301	J302	27128 x 2	OPEN	SHORT	27256 x 1	SHORT	OPEN	128Kビット2個使用を256Kビット1個に変更。 基板パターンは変更なし。互換性があるのでIC307とIC308を1個のMB27256-20と交換することが可能。ただし、IC313 ピン2のジャンパーを変更する必要がある。
PROM \ Jumper	J301	J302										
27128 x 2	OPEN	SHORT										
27256 x 1	SHORT	OPEN										
601200		MBM27C256-20-727 (15179727)	256k bit C-MOS For low dissipation									

CIRCUIT DESCRIPTIONS

回路解説

GENERAL DESCRIPTION

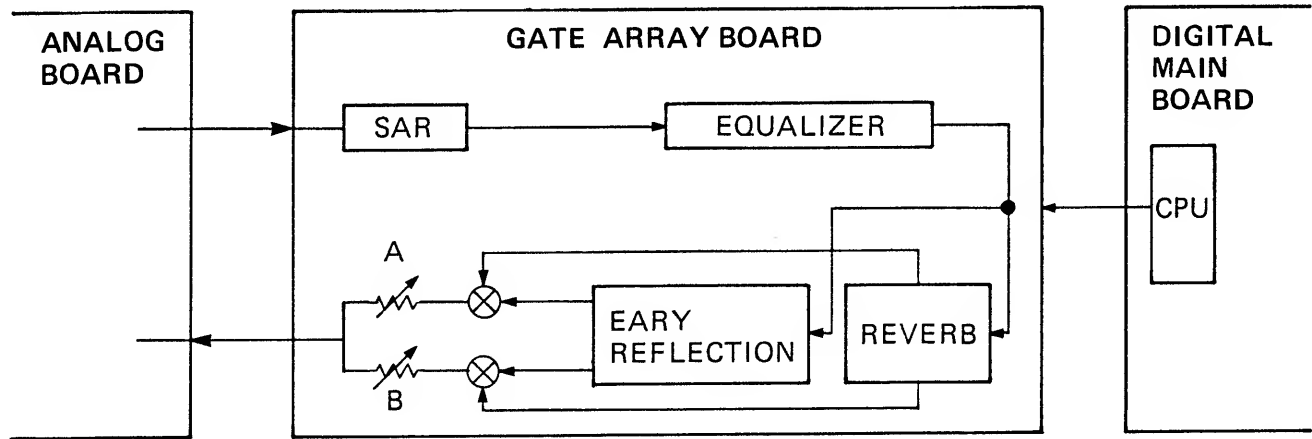
An audio signal fed into analog board is preprocessed for digitalization before A/D conversion. The digital data is sent to SAR in gate array board via comparator in the serial format. Reverbrations derived from these digital audio data are all processed based on parameters supplied by the CPU --- also in digital format. The stages in the gate array work on arithmetic operation to provide all aspects of reverb sound such as reverb time, envelope, frequency response and amplitude. The resultant reverb is returned back to analog board in digital format where it is reconstituted to analog form, then divided into channels A and B in time sharing. The Gate Array Board is actually a Digital Signal Processor (DSP). The operation of DSP is hard to describe since processing speed is rather fast to distinguish one signal from the others presenting on the same bus as they are directed by the complicated software.

概論

アナログ・ボードに入力されたオーディオ信号は、ディジタル化に必要な前処理を受けた後、A/Dコンバータでディジタル信号に交換され、数値データとしてゲートアレイボードへシリアル形式で転送されます。

ゲートアレイボード内では、このディジタルデータからリバーブ音を作り出すのに必要な処理、すなわちリバーブのディケイ・タイム、エンベロープ、周波数特性等を全て数値演算に基づいて行ないます。この為に必要なパラメータの詳細はディジタル・メインボードのCPUから送られて来ます。

リバーブ音データはディジタルデータのままでアナログボードへ戻され、ここでアナログ信号に再変換された後、時分割方式でAチャンネルとBチャンネルにふり分けられます。以下各部の説明に入りますが、ゲートアレイ・ボードについては以下の理由から詳細は省略してあります。即ち、ゲートアレイボードは機能的にはDSP(ディジタル・シグナル・プロセッサ)として動作しますが、1) 音声信号に対するソフトウェアの処理が複雑、2) 処理スピードが速く観察が難しい、3) 信号経路が複雑、等です。



DETAILED DESCRIPTION

詳細

SWITCH BOARD スイッチ・ボード

SWITCH MATRIX

	KEY OUT 1	KEY OUT 2	KEY OUT 3	KEY OUT 4	KEY OUT 5
KEY IN 1	MIDI	COPY	REV TIME DOWN	REV SEL DOWN	
KEY IN 2	ROOM SIMULATE	REVERB/ NONLINEAR	REV TIME UP	REV SEL UP	
KEY IN 3	MEMORY NO UP	WRITE	PRE DELAY DOWN	HF DAMP DOWN	OUTPUT DOWN
KEY IN 4	MEMORY NO DOWN	EQUALIZER	PRE DELAY UP	HF DAMP UP	OUTPUT UP

ANALOG BOARD

Head Amp Q63–Q66

The gain is estimated from the equation $R200/R201 + 1$. The designed gain is 2.

Filter Driver Q12–Q17

Conditions the signal for matching low input impedance of LPF-1 while amplifying by 21 ($R48/R47$).

Low Pass Filter LPF-1

Rolls off high frequencies to prevent aliasing from occurring in sampling.

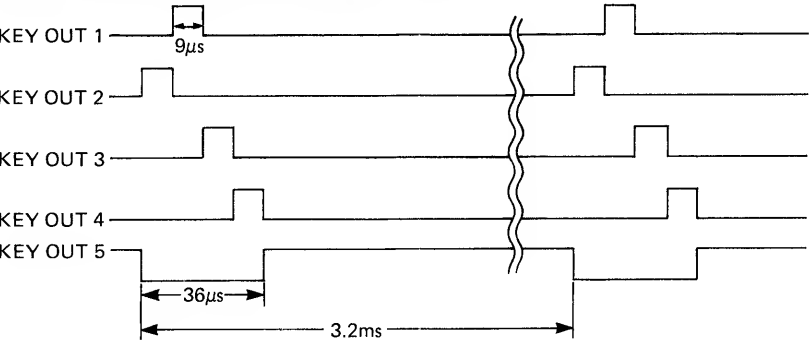
* Aliasing — The introduction of error into the Fourier analysis of a discrete sampling of continuos data when components with frequencies too great to be analyzed with the sampling interval being used contribute to the amplitudes of lower-frequency components. The significant effect in the digital reverb system being audible of beat sounds when the audio input has frequency components higher than one half the sampling frequency.

Version change took place on LPF-1 with accompanying resistor value changes ($R47$, $R48$) for better tonality. See CHANGE INFORMATION.

Preemphasis Q4–Q11

Boots hights to minimize quantization noise. Gain 1.77 at 1kHz and 3.66 at 10kHz.

SWITCH SCANNING TIMING CHART



アナログ・ボード

ヘッド・アンプ Q63～Q66

増巾度は $\frac{R200}{R201} + 1$ の式から求められ約2倍

フィルタ・ドライバ Q12～Q17

入力信号を低インピーダンス化するとともに、21倍増巾します。

ローパス・フィルタ LPF1

エイリアシングエラー防上用で、カットオフ周波数は10.25 KHzです。エイリアシングとは、オーディオ信号の周波数がサンプリング周波数の $\frac{1}{2}$ 以上になると発生し、ビート音を生じます。音質向上の為LPF1(およびLPF2、LPF3)が段階的に変更されています。関連抵抗($R47$ 、 $R48$)の変更もあり、この値が音質に影響しますから、交換の際は「変更案内」を参照して下さい。

プリアンファシス Q4～Q11

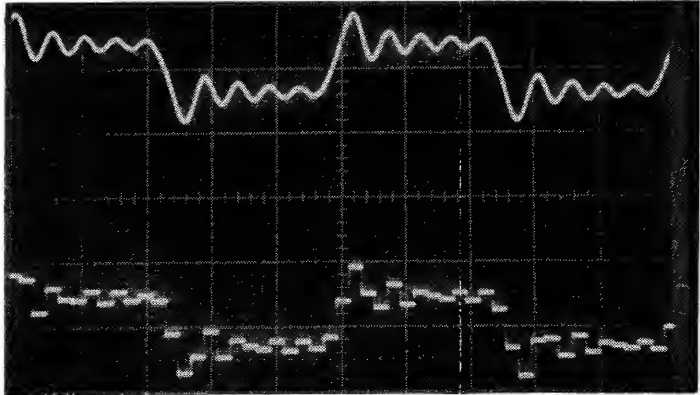
入力信号の高域部分をブーストし、量子化ノイズを低減します。

IC2 pin3

5V/div

TP-4

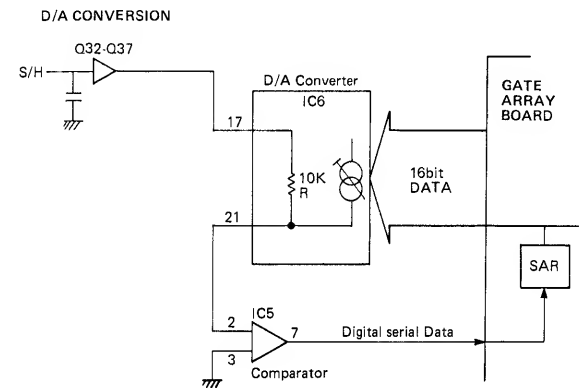
200μs/div



INPUT ATT : 0dB
UNIGAIN : -20dBm
INPUT Signal : 200mVp-p Square

A/D And D/A Converters

Analog to Digital Converter (ADC) consists of S/H, digital to analog converter (DAC), comparator and successive approximation register (SAR -- gate array board). DAC is timeshared by both A/D conversion (for getting digital equivalent of input audio) and D/A conversion (for recovery of input signal as a reverb). Switching between A/D and D/A is accomplished by various analog switches which gate on or off on a low MTA or MTB respectively, to connect or disconnect signal path to allow only necessary signal(s) to enter the correct stage. In the following, functions of A/D, D/A and associated circuitry are described mainly with the aid of charts, photos and diagrams.



IC6 PCM53

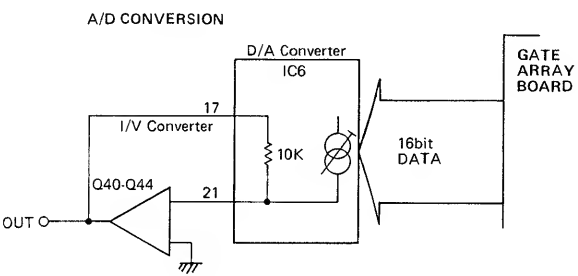
Pin No.	PCM53KP-1, PCM53JP-1
1	Bit 1 (MSB)
2	Bit 1
3	Bit 3
4	Bit 4
5	Bit 5
6	Bit 6
7	Bit 7
8	Bit 8
9	Bit 9
10	Bit 10
11	Bit 11
12	Bit 12
13	Bit 13
14	Bit 14
15	Bit 15
16	Bit 16 (LSB)
17	R1 (10kΩ ±30%)
18	V DD
19	-V CC
20	Common
21	I OUT, ±1mA ±30% (Audio Output)
22	Test Point
23	+V CC
24	Reference Out (+6.3V)

A/D および D/Aコンバータ

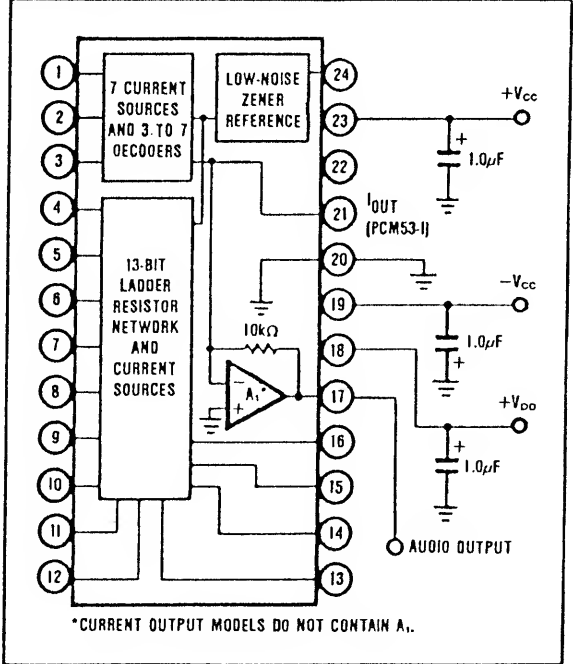
ADC (A/D コンバータ) は、S/H、DAC (D/A コンバータ)、コンパレータおよび SAR の組合せです。DAC は音声入力信号のデジタル化、およびデジタル処理されたリバーブデータのアナログ化の両方向に使用されます (タイムシェアリング)。

A/Dおよび D/Aの時の回路構成を下図に示します。この回路構成の切換は MTA、MTB のタイミングで行なわれます。

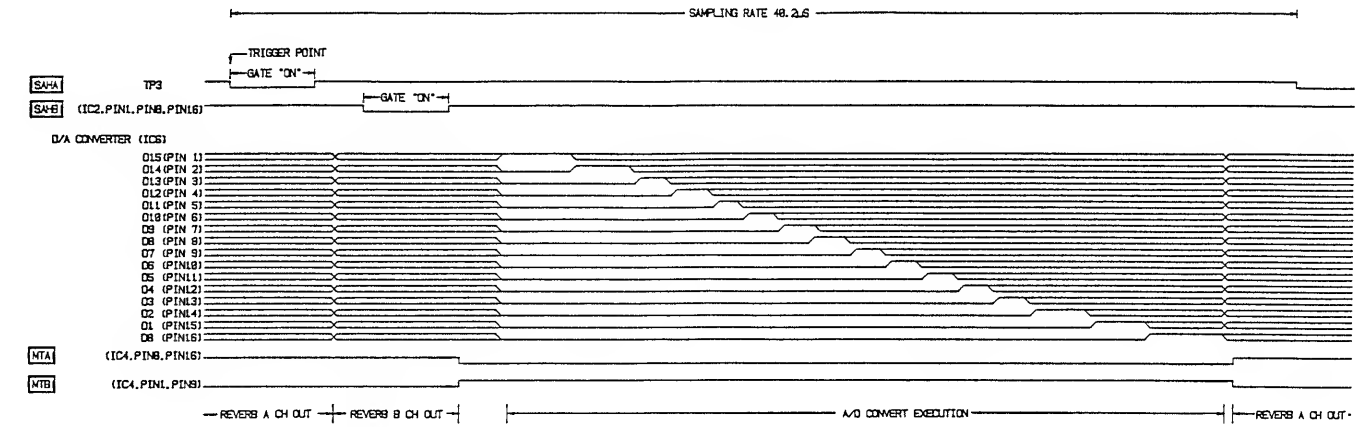
以下、タイミングチャートや写真を主に説明を進めます。



CONNECTION DIAGRAM



TIMING CHART タイミング・チャート



Analog to Digital Converter (ADC)

The sampled audio signal is connected through 10k ohms to IC6's internal current source which delivers a current, varying the amount according to 16 bit data coming from SAR of gate array board. Being a successive approximation register, SAR first sets MSB which causes the IC6 internal resistor 10k ohms to develop a certain voltage. If the voltage exceeds 0 volts, comparator output resets the MSB. The procedure is repeated for the remaining bits (and combinations of bits). The final status of SAR causes IC6 to have 0 volts at pin 21, also representing digital equivalent of the amplitude of the sampled audio signal to be processed in the subsequent circuits in gate array board.

Digital to Analog Converter (DAC) IC6

The digital audio signal, after having obtained reverb characteristics, must be reconstituted to analog form. This is manipulated by D/A converter back at analog board. IC6 outputs in a voltage form at pin 17 and in a current form at pin 21 (the current ranges from -1mA to +1mA). So there is a need to convert the pin 21 output to voltage form. This is done by I/V converter.

I/V Converter Q38-Q44

This stage converts the input current to voltage lineally with the ratio of -4.5V at +1mA and +4.5V at -1mA. Since gate array generates dual reverb from single sound, I/V converter outputs are separated into CH A and CH B at IC2c and IC2d, respectively at different timing.

LPF-2, LPF-3

Cut off frequency is 10.25kHz: same as that of LPF-1. Like LPF-1, these two filter chips are also changed. See CHANGE INFORMATION when replacing.

A/Dコンバータ

左図に示すように、S/Hされたオーディオ信号はIC6の内部電流源に接続されています。本回路は逐次比較方式であって、SARからの出力がMSBから順次 S/H 出力信号と比較されて行きます。具体的には、S/H から IC6 の電流源 (SAR からの 16 ビットデータに応じて変化する) へ流れ込む電流によって生じる R (10K) の電圧降下が最終的には 0V となるようにコンパレータがリセット、セット信号を SAR へ送って行きます。

D/Aコンバータ

ゲート・アレイ 基板において完全なリバーブ音に処理されたオーディオ信号は、16 ビットデータとして D/A コンバータ出力は 17 番ピンでは電圧ですが、21 番ピンでは電流ですので次段の I/V コンバータにより電圧へ変換されます。なお、出力電流の範囲は ±1mA です。

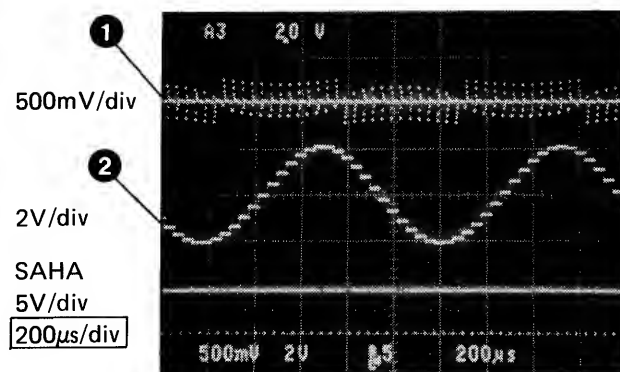
I/Vコンバータ Q38-Q44

電流入力を電圧へ直線的に変換します。変換率は+1mAで4.5V、-1mAで-4.5Vです。D/A コンバータからはリバーブがCHA、CHBと交互に出力されますので、I/V コンバータの出力側でSAHA、SAHBによって分離されます。

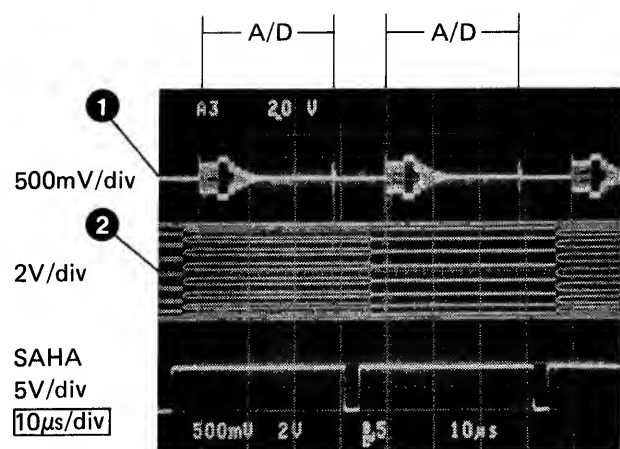
LPF2, LPF3

カットオフ周波数はLPF 1と同じく 10.25KHz です。LPF 1も含め変更がありましたので、修理・交換の際は「変更案内」を参照して下さい。

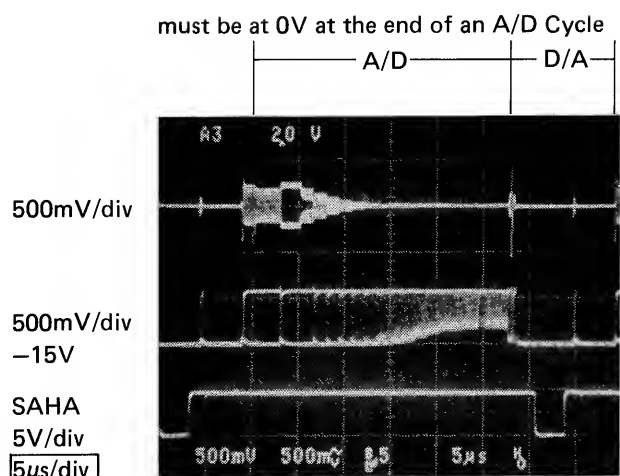
MEMORY (PRESET) : No.1
 INPUT ATT : 0dB
 UNIGAIN : -20dBm
 Input Signal : 224mVp-p sine



enlarged 20 times in time
 時間内に拡大

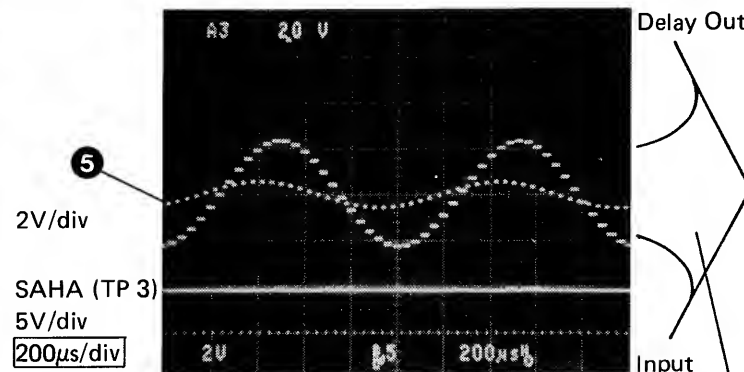


Further enlarged



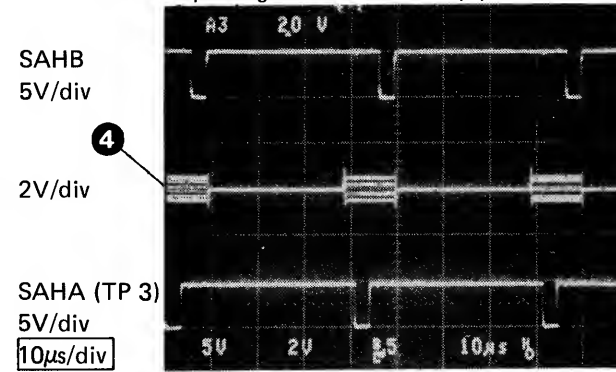
NOTE
 -15V

In DELAY (TEST) MODE
 Refer to "CHECKING AND ADJUSTMENT" for entering DELAY MODE.
 DELAYモードについては点検および調整の項目参照

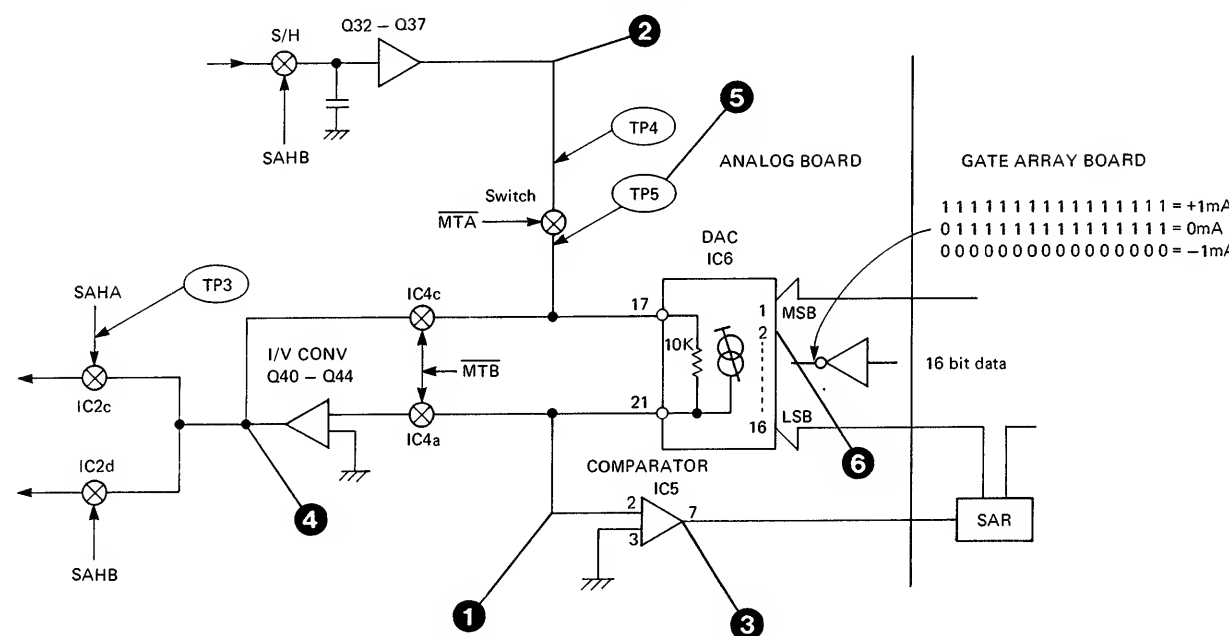


enlarged 20 times in time
 Showing delay sound only

INPUT ATT : 0dB
 UNIGAIN : -20dBm
 FEEDBACK : 0
 DELAY TIME : 10
 OUTPUT : 99
 Input Signal : 224mVp-p

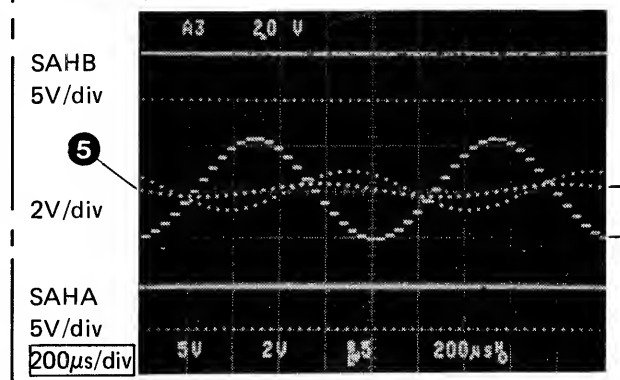


Delay sound only



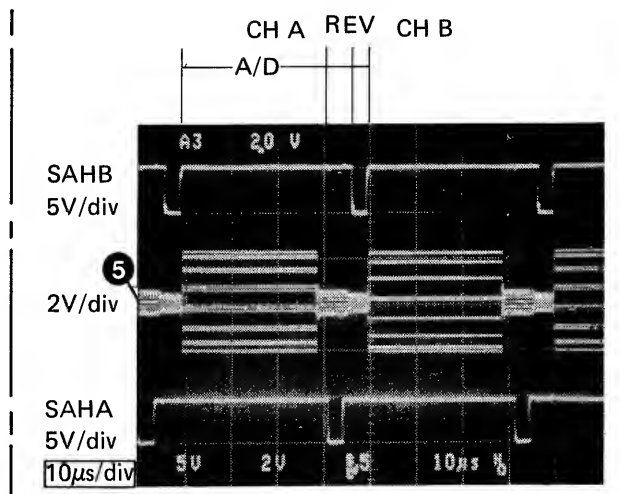
In REVERB MODE

MEMORY (PRESET) : No.1
 INPUT ATT : 0dB
 UNIGAIN : -20dBm
 Input Signal : 224mVp-p
 OUTPUT LEVEL : 99

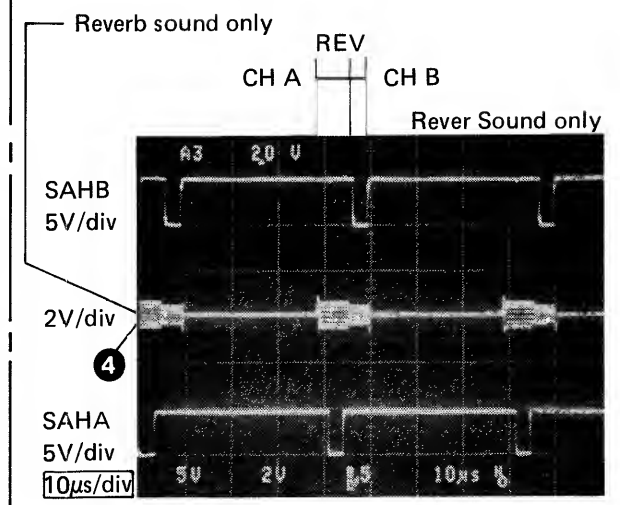


Reverb outputs
 CH A, CHB
 Input (A/D)

enlarged 20 times in time

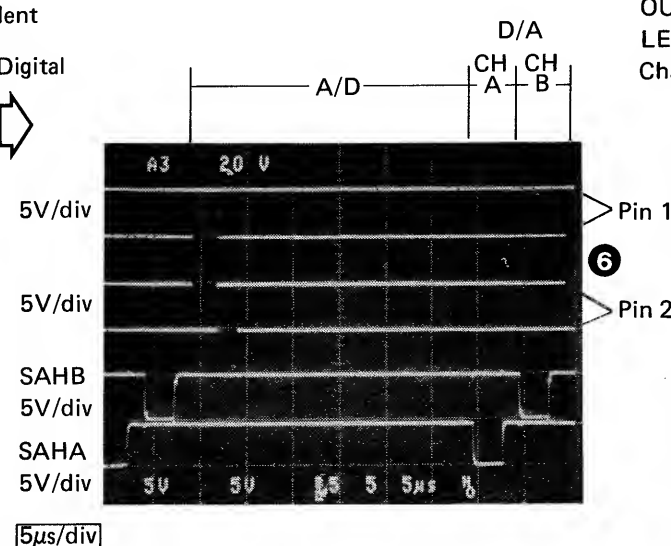


Showing reverb sounds only

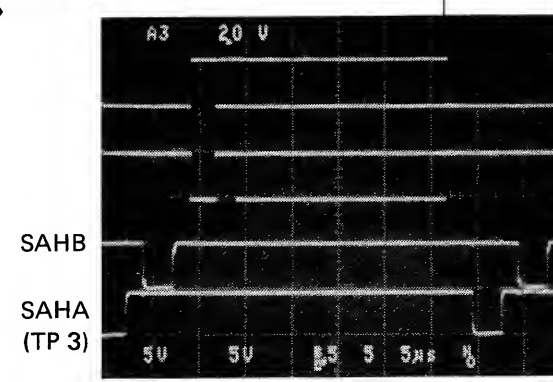


Data for D/A are always "0"
 with OUTPUT LEVEL
 Set at 00

Equivalent
 Analog Digital



OUTPUT
 LEVEL
 Changed to 00



Mixer Q50—Q54, Q45—Q49

Combines the direct and reverb signals in proportion to the BALANCE (VR5) setting.
The gain of this stage varies with UNIGAIN settings.

With UNIGAIN set at +4dBm:

Direct signal R151/R150 (R134/R133) = 3.7
Reverb signal R151/R130 (R134/R129) = 3

With UNIGAIN set at -20dBm:

Direct signal $\frac{R151+R152}{R151 \times R152} / R150$ or $\frac{R134+R135}{R134 \times R135} / R133 = 1.3$
Reverb Signal $\frac{R151+R152}{R151 \times R152} / R130$ or $\frac{R134+R135}{R134 \times R135} / R129 = 1.1$

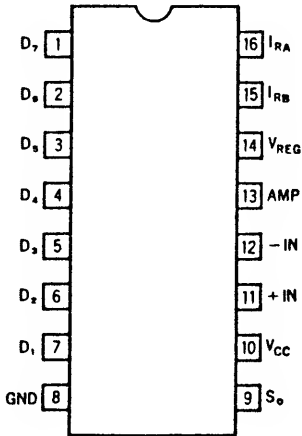
Direct Amp Q59—Q62

Inverts the direct signal with a gain 4.66.

Level LED Driver IC1, IC3, IC11 and Q1

Ladder resistors connecting to 7 comparators provide reference voltages for each (+) input of comparators. The voltages are supplied from internal source and are in VU steps.
When the voltage on (-) pin of a comparator exceeds (+) input, the comparator turns the constant current source on, enabling the LED to be driven.

IR-2E02
7-SEGMENT
DRIVER



ミキサー Q50～Q54, Q45～Q49

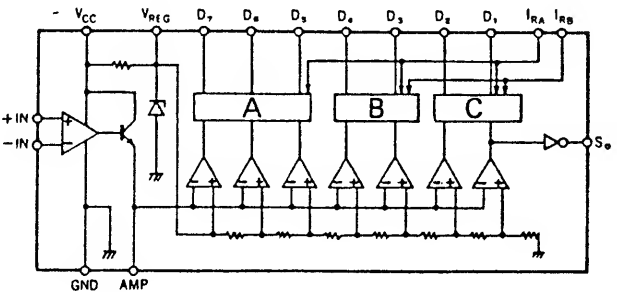
バランス・ボリュームの設定に応じた比率で、ダイレクト音とリバーブ音を増巾します。UNIGAIN の位置によって異なります。
左の式を参照して下さい。

ダイレクト・アンプ

反転増巾回路で増巾度は 4.66

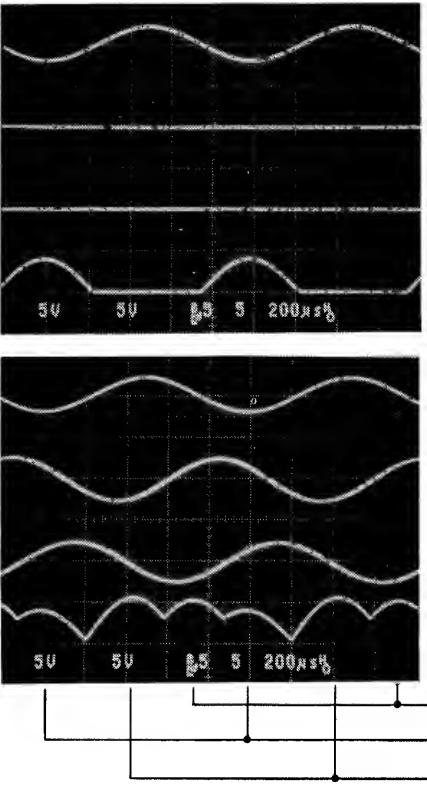
レベルLEDドライバ IC1, IC3, IC11, Q1

IC1 内部には 7 個のコンパレータが内臓されています。それぞれのコンパレータには、各ステップに対応した IC 内臓の基準電圧が V U ステップで印加されています。これらの基準電圧とコンパレータの入力に加えられた入力 DC 電圧との比較を行い、入力 DC 電圧の方が内部の基準電圧より高くなった場合には、コンパレータ出力に接続された定電流ドライバ出力がオンとなり、LED を駆動します。



VREG reference voltage output
IRA current setting 1
IRB current setting 2
SO signal detect out
A, B, C constant current sources

IC2 pin3
TP-1
5V/div , 200μs/div
TP-2
D2,D17,D18
Cathode
INPUT ATT : 0dB
UNIGAIN : -20dBm
INPUT Signal : 224mVp-p
Same as above



DELAY MODE
FEEDBACK : 0
DELAY TIME : 10
OUTPUT : 0

Direct signal only. See CHECKING Section for "DELAY MODE".

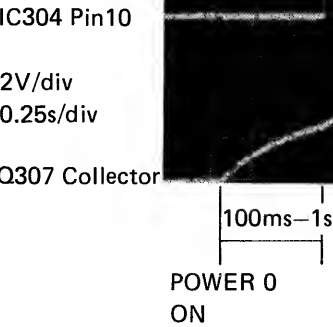
REVERB MODE
MEMORY (PRESET) : NO.1
OUTPUT : 99

DIGITAL BOARD

ROM IC307 (early products only) and IC308
The operation program is shared with two 128k-bit ROMs (ROM A and ROM B) in early products. Later it is written into one 256k-bit ROM IC308. See "CHANGE INFORMATION" for compatibility when replacing.

RAM IC305
To have its memory intact during power OFF, its CS is pulled high upon power down and remains high until the next power up while Vcc draws current from the backup battery.

RESET Q307, Q308, IC304



デジタル・ボード
ROM IC307 (初期製品のみ), IC308
初期製品では 128K バイトの ROM IC が 2 個されていますが、256K バイトの ROM 1 個使用に変更されました。修理および交換の際は「変更案内」を参照して下さい。

RAM IC305
電源がオフされると、この IC の Vcc へはバックアップ・バッテリーから 3 V が供給されます。一方 CS 端子はプルアップ状態となるので、メモリの内容が壊されることはありません。

リセット Q307, Q308, IC304

DIGITAL MAIN BOARD デジタル・メインボード

CPU Pin Function

DESIGNATION	PIN	DESCRIPTION
RES	6	Must be at low level for more than 20ms after +5V is applied to pin 33 (Vcc) Vccに＋5Vが印加された後、最低 20 ミリ秒はローレベルに設定されている必要があります。
P20	9	Must be kept pulled down
P21	10	Normally low. Becomes high upon receiving INFINITE ON via JK-303.
P22	11	Outputs serial clocks to FIP driver IC601 (Switch Board) at bit/8μs rate and to Gate Array at bit/1μs rate. Switching between two destinations is made by P67 output at IC311 c and d. Noises on this line can fake clocks, causing gate array to skip or miss data being sent via P24. The CPU will detect failure data receiving through P51 and stop transmission and generate mute signal. Refer to function on Ports 24, 51, 65 and 66. FIPドライドおよびゲート・アレイ・ボードへのシリアル・クロック出力端子。出力先の切換えはP67からの信号によって行なわれます。この信号ラインに雑音が乗ると、ゲート・アレイ側でのデータ受信に異常が生じ、正常なリバーブ音が作られません。この為、CPUはゲート・アレイ向けデータ転送の一時停止、リバーブ音のミュート等の処理をとります。これにはP24、P51、P65、P66 端子の機能力が関連しています。それぞれの端子説明を参照して下さい。
P23	12	Normally low. Becomes high upon receiving ADD ON via JK-302.
P24/TX	13	Delivers serial data to FIP driver and Gate Array. Shutdown may occur if gate array cannot receive the previous data correctly. See P51 function. EIPドライバおよびゲートアレイへのシリアルデータ出力端子。 P22ーゲート・アレイ間の信号ラインにノイズが混入した場合、この端子からゲート・アレイ向けのデータは一時的に停止されます。P51 機能参照。
P25	14	Normally low and high when EFFECT ON is fed via JK-301.
P26	15	Normally low. High when PRESET UP is fed from JK-5.
P27	16	Normally low and becomes high when PRESET DOWN is applied via JK-4.
P50/IRQ1	17	Accepts MIDI interruption signal. The INT is made active low when MIDI IN data latch IC309 has received MIDI data. MIDI 割込み入力端子 IC309がMIDI 信号を受付けた時ローベルにします。
P51/IRQ2	18	Input for TXEN which is pulled high when Gate Array is ready to accept serial data from CPU. Gate array interleaves a negative going pulse between adjacent data. Noises on P22/SLCK line will allow gate array to send the pulse at out of timing, signaling the CPU of failure data receiving and requesting temporal data ceasing. Refer to functions on P24, P65 and P66. TXEN 入力端子 ゲート・アレイは受信可能時、このラインをハイレベルにします。連続してデータが転送されている場合には、ゲート・アレイかデータの区分ごとに一瞬ローベルにします。P22よりのSLCKラインにノイズが混入した場合、ゲート・アレイがローベルにするタイミングとデータ区分が一致しくなります。CPUはこの不一致を確認すると、ソフトウェアをリセットし、P24からのゲート・アレイ向けのデータをストップするとともに、ミュート信号やゲート・アレイリセット信号を発生します。P65、P66 機能説明参照。
P54 P57	21 24	Reads status of switches on Switch Board スイッチボードのマトリクスからのスイッチ・データ入力端子
P60 P64	25 29	Routes switch scanning signals to Switch Board スイッチボードのマトリクスへのスイッチ・スキャンング信号出力端子
P65	30	Normally high and goes low in an emergency such as power failure, execceive noise introduction or abnormal reverb sound. This low is sent to analog board as a MUTE, to inhibit noisy sound from becoming audible. この端子がローになると、アナログ・ボードのミュート・リレーがオフとなり、不要信号が出力されるのを防ぎます。
P66	31	Normally high. Resets the Gate Array with a low signal upon power-on or whenever abnormal condition takes place 電源オン時および異常発生時にはローとなり、ゲート・アレイをリセットします。
P67	32	Selects the route of serial clock from P22/SLCK: high — FIP driver; low — gate array P22よりの信号の転送先を決めます。 H＝FIPドライバ、L＝ゲート・アレイボード

CHECKING AND ADJUSTMENT 点検および調整

1. DC VOLTAGES

Before conducting any electrical checking, adjustment and troubleshooting, first chack the following DC supplies and adjust as necessary.

PCB	TEST POINT	VOLTAGES	ACTION	NOTES
Analog	D11 cathode	+15.5 ± 0.5V	adj VR4	positive and negative voltages must be balanced within 0.2V ＋15Vと－15Vの差は絶対値で0.2以下のこと
Analog	D10 anode	−15.5 ± 0.5V	adj VR3	
Analog	CN5 pin 36	+5 ± 0.5V	check	
Analog	CN6 pin 40	+11 ± 2V	check	
Digital	Battery	above 3V	check	with power OFF

TEST PROGRAM --- DELAY MODE ---

The test program contained in SRV-2000, once executed, puts the unit into DELAY mode for check and adjustment purpose, generating single delay sound.

テストプログラム ーディレイ・モードー

SRVー2000にはテストプログラムが内臓されています。このプログラムが走るとSRVー2000はテスト専用の“ディレイモード”となり、シングルディレイ音が出力されるようになります。

ENTERING DELAY MODE

While holding down WRITE, REVERB/NON LINEAR and ROOM SIMULATE, turn the power ON.

ディレイモードへの移行

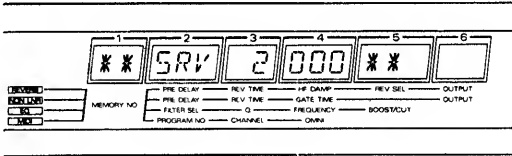
WRITE. REVERB/NON LINEAR および ROOM SIMULATEのボタンを同時に押しながら電源スイッチを入れます。

DISPLAY

The display will show ** SRV-2000 **, then ***** DELAY *****.

ディスプレイ

** SRVー2000 **, 引き続いて*****DELAY*
*****が表示されます。



PARAMETERS

During DELAY mode parameters of NON LINEAR serve as parameters of DELAY, substituting for as follows:

パラメータ

ディレイモード（テストモード）中はNON LINEARのパラメータが下の表の様に変わります。イコライザーの働きは通常モードの時と同じです。その他のパラメータは無効となります。残りのボタンの機能も通常モードと同じです。

PARAMETER	VALUE RANGE
PRE DELAY -> FEEDBACK LEVEL	0 to 120% (DEFAULT 0%)
GATE TIME -> DELAY TIME	10 to 450ms
OUTPUT ----> OUTPUT LEVEL	0 to 99
EQUALIZER -> EQUALIZER	same as NON LINEAR (DEFAULT BOOST/CUT 0)

The remaining buttons functioning as in NON LINEAR MODE.

PRECAUTIONS

WRITE function remains active; be sure not to write over existing NON LINEAR parameters.

DELAY TIME

Time delay would differ from what it should be, if ROM version is 1.4 or below. Should this happen turn the power OFF; reenter the DELAY mode. Alternatively, replace the ROM with one of Ver. 1.5 and up.

2. LEVEL LED CALIBRATION

With DELAY mode

Setup

INPUT ATT: center
UNIGAIN: +4dBm
OUTPUT LEVEL: 00

Test signal

+4dBm (1.23V rms), 1kHz, sine into INPUT jack

- 2-1. Set LEVEL METER ADJ. (VR1 Analog board) so that LEDs up to 0dBm light up.
- 2-2. Push UNIGAIN to -20dBm; all LEVEL LEDs should be lit.
- 2-3. Lower the test signal to -20dBm (0.0775V rms); +6 LED should go off then +3 LED. The 0dBm LED and below should remain lit as in step 2-1.

3. DAC OUT LEVEL

With DELAY mode

Setup

INPUT ATT: center
UNIGAIN: -20dBm
OUTPUT LEVEL: 99

Test signal

-20dBm (0.0775V rms), 1kHz, sine into INPUT jack

Use oscilloscope with a trigger on SAHA (connect TRIG to TP3, Analog Board).

- 3-1. Determine the signal level at TP-4 (Analog Board); note the reading.
- 3-2. Connect scope to TP-2 of Analog board.
- 3-3. Adjust GAIN ADJ (VR2, Analog Board) for the same reading as in TP-4.
- 3-4. Verify the same reading at TP-1.

注意

WRITE ボタンは通常モードの時と同じ機能がありますので、書込み操作を行なうとメモリの内容が変わってしまいます。

ディレイ・タイム

ディレイ タイムが設定した値に対応しないことがあります。このような場合には、一旦電源を切った後、再びテストモードに入ると合致します。ただし、Ver. 1.5以降の ROM (ディジタル・メインボードの IC308) ではこの現象が起りません。

2. レベルLED校正

(ディレイ モード)

設定 - INPUT ATT = センター UNIGAIN = +4dBm OUTPUT LEVEL = 00
テストシグナル - +4dBm (1.23 Vrms), 1kHz のサイン波を INPUT ジャックへ

- 2-1. LEVEL METER ADJ (VR1、アナログ・ボード) を調整して 0dBm までの LED を点灯させる。
- 2-2. UNIGAIN を押す。+6 までの LED が全て点灯する。
- 2-3. テストシグナルを -20 dBm に下げる。+6 続いて +3 の LED が消灯しなければならない。

3. D/Aコンバータ出力

(ディレイ モード)

設定 - INPUT ATT = センター UNIGAIN = -20 dBm OUTPUT LEVEL = 99
テストシグナル - -20 dBm (0.0755Vrms), 1kHz のサイン波を INPUT ジャックへ加える。オシシロの同期は SAHA (アナログ・ボードの TP-3) 信号でとる。

- 3-1. アナログボード TP-4 の値をオシシロで測定する。
- 3-2. オシシロを TP-2 へ接続する。
- 3-3. TP-2 の値が TP-4 の値と等しくなるように、GAIN ADJ (VR2) を調整する。
- 3-4. TP-1 も同じ値であることを確認する。

4. OUTPUT LEVEL

To be continued from step 3-4.

- 4-1. Set OUTPUT to 60; turn BALANCE fully to DIRECT.
- 4-2. Verify -20dBm +1, -0 output at OUTPUT A jack.
- 4-3. Turn BALANCE fully to REV. Verify the same output level as in 4-2.
- 4-4. Repeat 4-1 to 4-3 for OUTPUT B jack.

5. MAXIMUM OUTPUT LEVEL

With DELAY mode

Setup

INPUT ATT: center
UNIGAIN: -20dBm
OUTPUT LEVEL: 99

Test signal

1kHz, sine, level: to be set as follows

- 5-1. Verify distortion-free output at A and B OUTPUT jacks under the conditions below:
BALANCE at fully DIR with -4dBm (0.39V rms) input
BALANCE at fully REVERB with -6dBm (0.387 V rms) input

4.OUTPUTレベル

この調整は3-4 に引き続いて行なう。

- 4-1. OUTPUT を 60 にセットし、BALANCE を DIRECT 側へ一杯にまわす。
- 4-2. OUTPUT. A のジャックにおけるレベルが -20 dBm であることを確認する。
- 4-3. BALANCE を REV 側へ一杯にまわす。レベルに変化の無いことを確認。
- 4-4. 4-1~4-3 を OUTPUT. B ジャックについても行なう。

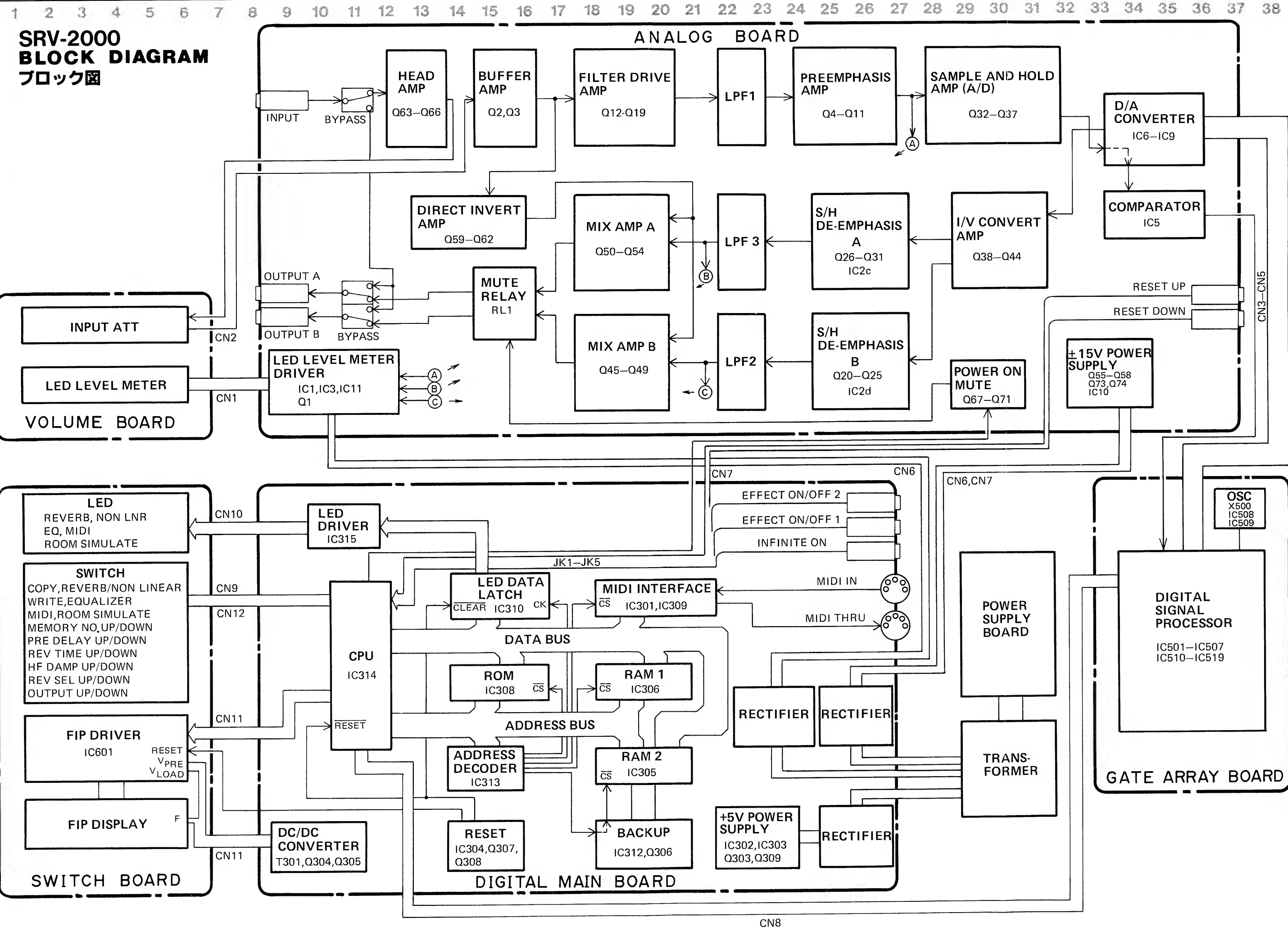
5.最大出力レベル

(ディレイ モード) 設定

以下の設定時に OUTPUT. A および B ジャックの出力に歪が無いことを確認。

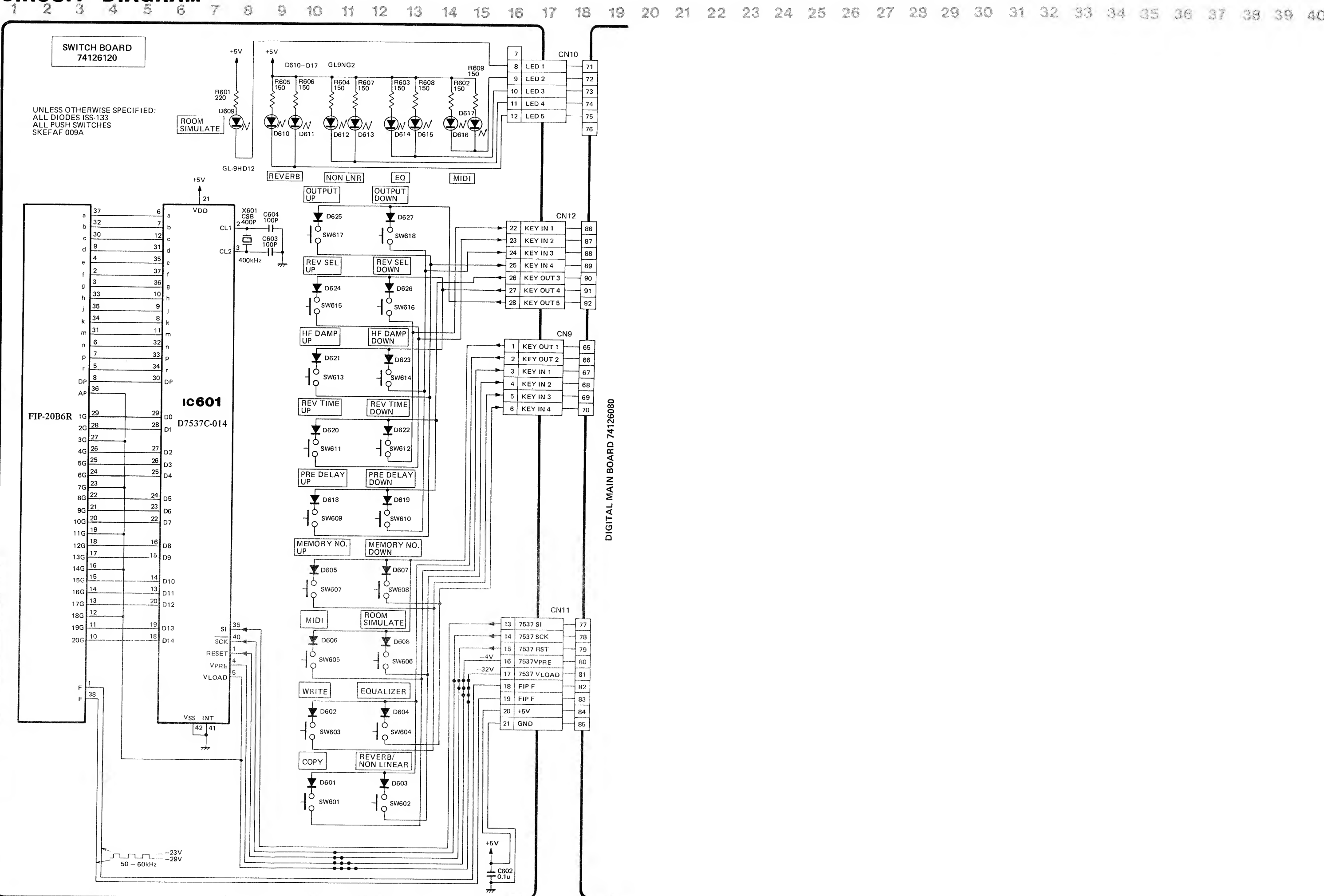
INPUT ATT : センター
UNIGAIN : -20 dBm
OUTPUT LEVEL : 99
BALANCE = DIR 入力信号 = -4dBm (0.39Vrms)
BALANCE = REV 入力信号 = -6dBm (0.387Vrms)

SRV-2000
BLOCK DIAGRAM
ブロック図

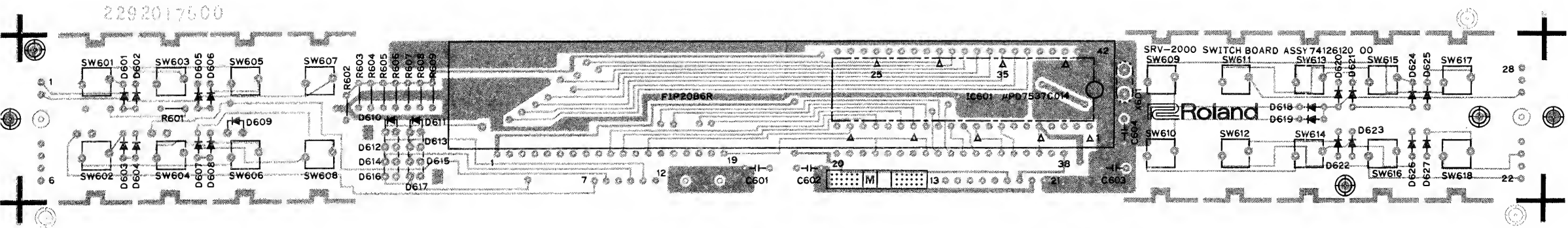
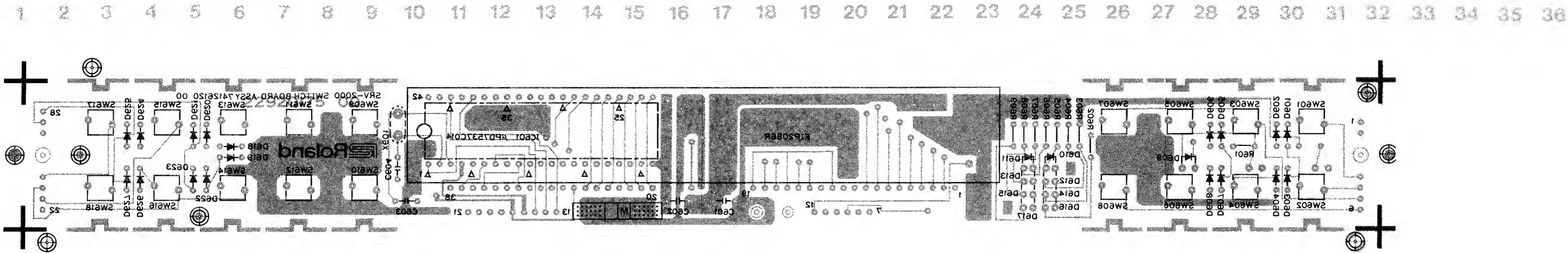


CIRCUIT DIAGRAM

A
B
C
D
E
F
G
H
I
J
K
L
M
N
O
P
Q
R
S
T
U
V



SWITCH BOARD 7412612000 (pcb 2292017500)



μPD7537C-014

View from foil side

Top View

1	RESET	V _{SS}	42
2	CL1	GND	41
3	CL2	SCK	40
4	V _{PRE}	NC	39
5	V _{LOAD}	SI	38
6	a	f	37
7	b	g	36
8	k	e	35
9	j	r	34
10	h	p	33
11	m	n	32
12	c	d	31
13	D11	DP	30
14	D10	D0	29
15	D9	D1	28
16	D8	D2	27
17	D15	D3	26
18	D14	D4	25
19	D13	D5	24
20	D12	D6	23
21	V _{DD}	D7	22

DESIGNATION	PIN NO.	FUNCTION
RESET	1	HI LEVEL RESET
CL1	2	400KHz OSCILATOR INPUT
CL2	3	400KHz OSCILATOR INPUT
V PRE	4	HI VOLTAGE OUTPUT BUFFER BIAS VOLTAGE INPUT
V LOAD	5	PULLDOWN RESISTER LOAD
a	6	FIP DISPLAY SEGMENT OUTPUT
b	7	
k	8	
j	9	
h	10	
m	11	FIP DISPLAY GRID OUTPUT
c	12	
D11	13	
D10	14	
D9	15	
D8	16	FIP DISPLAY GRID OUTPUT
D15	17	
D14	18	
D13	19	
D12	20	
V DD	21	+5V

DESIGNATION	PIN NO.	FUNCTION
D7	22	FIP DISPLAY GRID OUTPUT
D6	23	
D5	24	
D4	25	
D3	26	
D2	27	FIP DISPLAY SEGMENT OUTPUT
D1	28	
D0	29	
DP	30	
d	31	
n	32	FIP DISPLAY SEGMENT OUTPUT
p	33	
r	34	
e	35	
g	36	
f	37	FIP DISPLAY SEGMENT OUTPUT
SI	38	
NC	39	
SCK	40	
GND	41	
V SS	42	GND

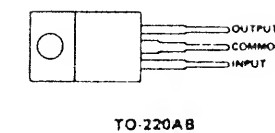
1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40



The block diagram illustrates the internal architecture of the 6805 microcontroller. Key components include the Data Bus Buffers, Transmit and Receive Shift Registers, Transmit and Receive Data Registers, Control Register, Status Register, and various control logic blocks like Clock Gen., Parity Gen., and Interrupt Logic. The diagram shows the flow of data and control signals between these components and the external pins.

Pin Connections:

- Tx CLK** (Pin 4): Connected to the Transmit Shift Register.
- E** (Pin 14): Connected to the Chip Select and Read/Write Control.
- R/W** (Pin 13): Connected to the Chip Select and Read/Write Control.
- CS₀** (Pin 8): Connected to the Chip Select and Read/Write Control.
- CS₁** (Pin 10): Connected to the Chip Select and Read/Write Control.
- CS₂** (Pin 9): Connected to the Chip Select and Read/Write Control.
- RS** (Pin 11): Connected to the Chip Select and Read/Write Control.
- D₀** (Pin 22), **D₁** (Pin 21), **D₂** (Pin 20), **D₃** (Pin 19), **D₄** (Pin 18), **D₅** (Pin 17), **D₆** (Pin 16), **D₇** (Pin 15): Connected to the Data Bus Buffers.
- V_{CC}** (Pin 12): Power supply.
- V_{SS}** (Pin 1): Ground.
- Rx CLK** (Pin 3): Connected to the Receive Shift Register.
- 6 Tx Data**: Output from the Transmit Shift Register.
- 24 CTS**: Control Signal from the Transmit Control.
- 7 IRQ**: Interrupt Request from the Interrupt Logic.
- 23 DCD**: Data Carrier Detect from the Interrupt Logic.
- 5 RTS**: Ready to Send from the Control Register.
- 2 Rx Data**: Input to the Receive Shift Register.



SRV-2000 POWER SUPPLY BOARD
ASSY 74126060 00

F5

801

802

FL801

1

2

3

4

C801

C802

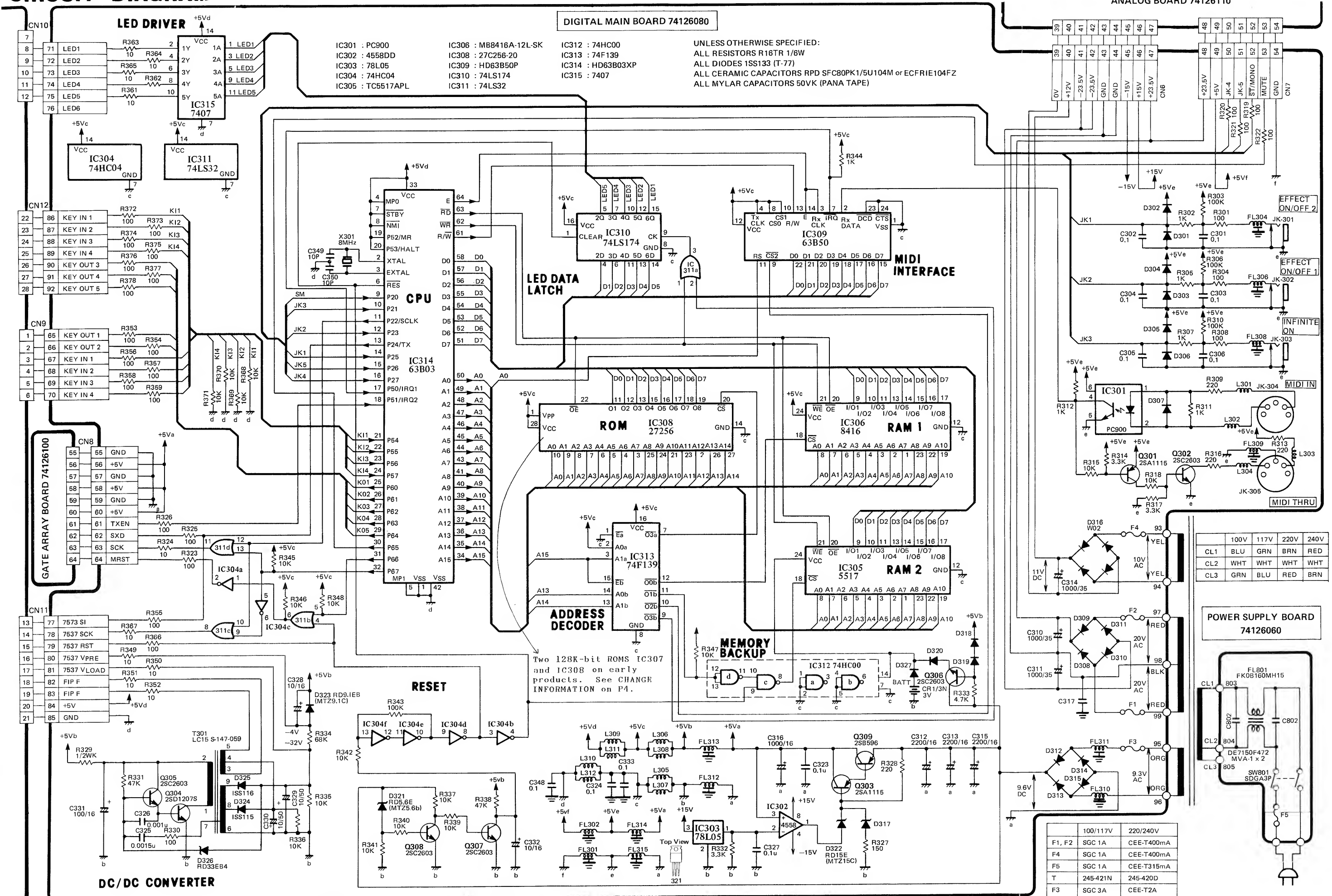
SW801

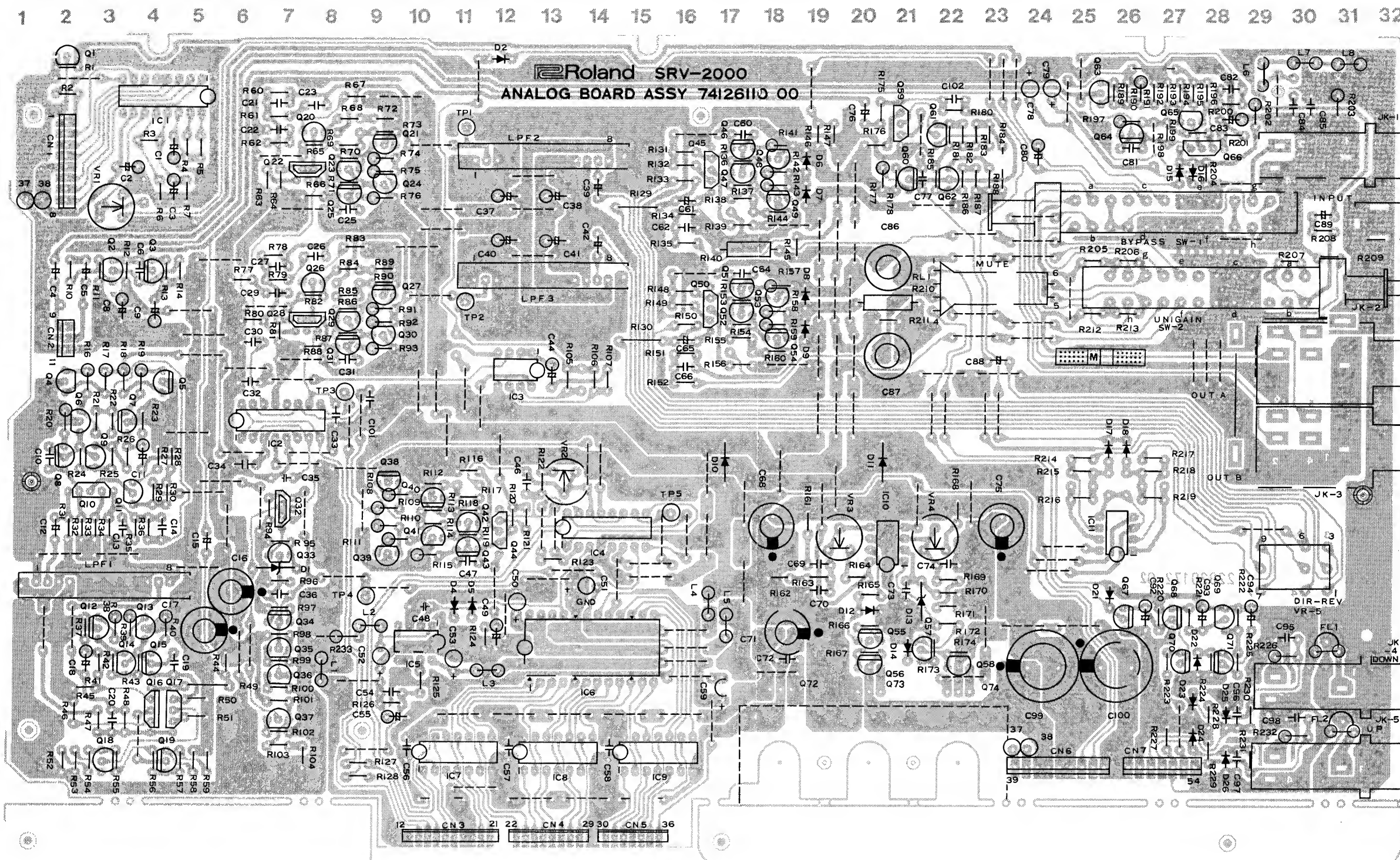
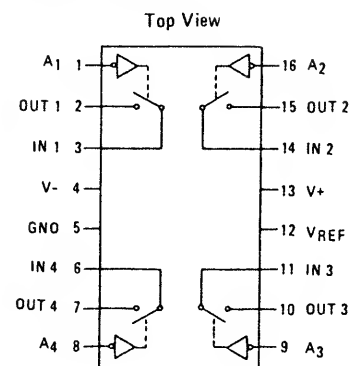
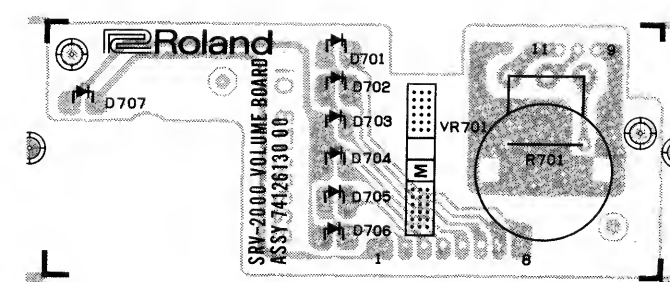
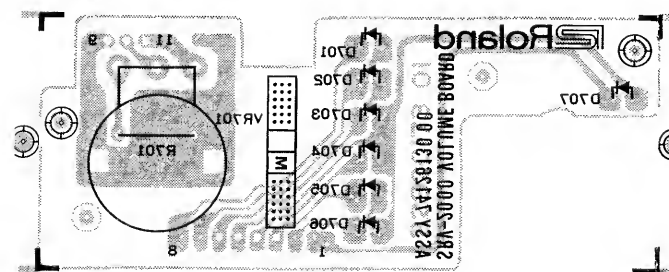
803

804

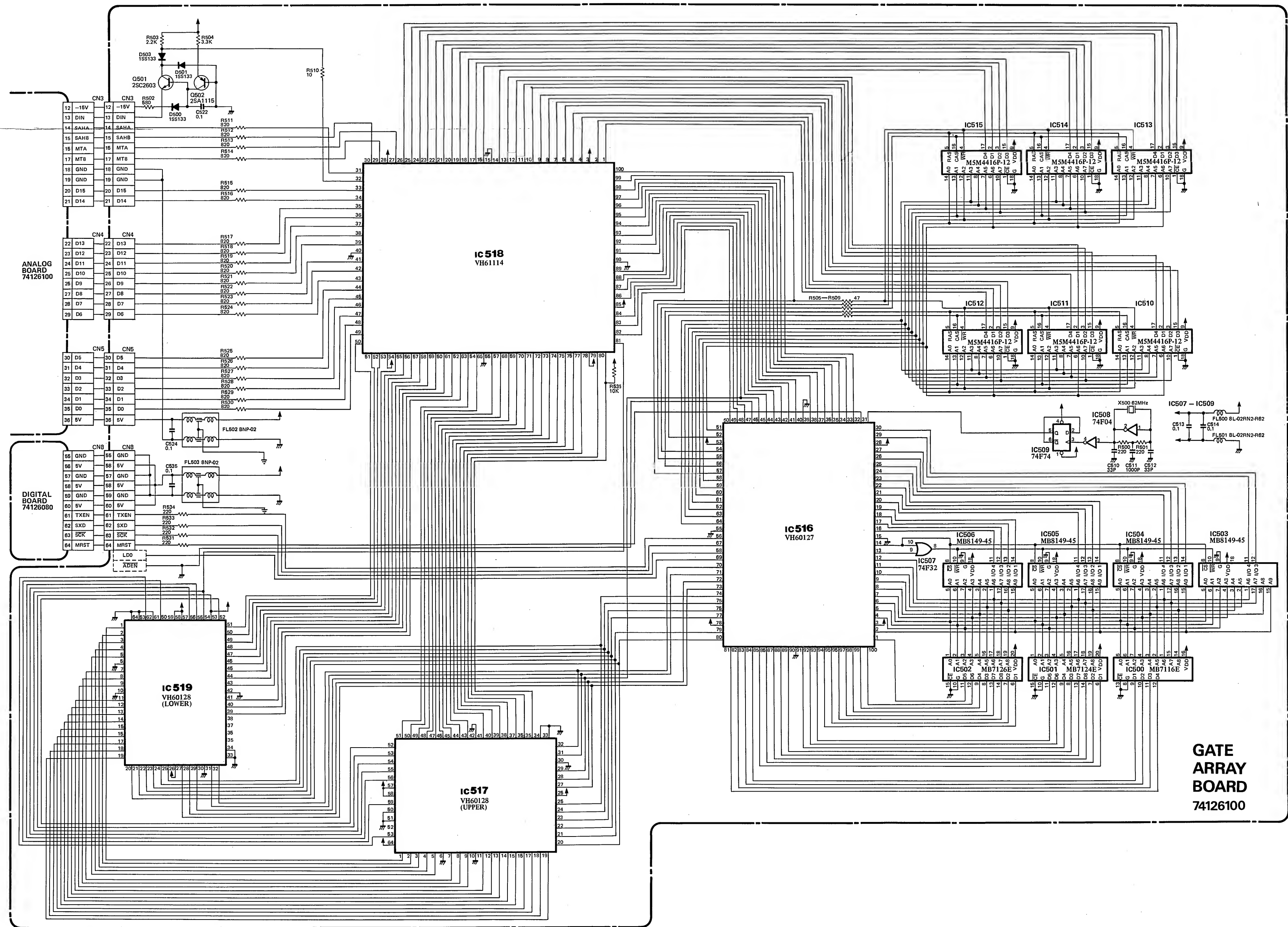
805

CIRCUIT DIAGRAM

A
B
C
D
E
F
G
H
I
J
K
L
M
N
O
P
Q
R
S
T
U
V

ANALOG BOARD 7412611000 (pcb 2292017202)**HI-201
SPST CMOS****VOLUME BOARD 7412613000 (pcb 2292017301)****View from foil side**

CIRCUIT DIAGRAM



GATE
ARRAY
BOARD
74126100

CIRCUIT DIAGRAM

